

Family list1 application(s) for: **JP59090966 (A)****1 OPTOELECTRIC CONVERSION ELEMENT**

Inventor: OONO MASAHIRO ; KITAGAWA
MASATOSHI (+2)
EC: H01L31/18J

Publication Info: JP59090966 (A) - 1984-05-25
JP62060820 (B) - 1987-12-18
JP1454167 (C) - 1988-08-10

Applicant: MATSUSHITA ELECTRIC IND CO
LTD

IPC: H01L31/10; H01L31/18; H01L31/10; (+2)

Priority Date: 1982-11-16

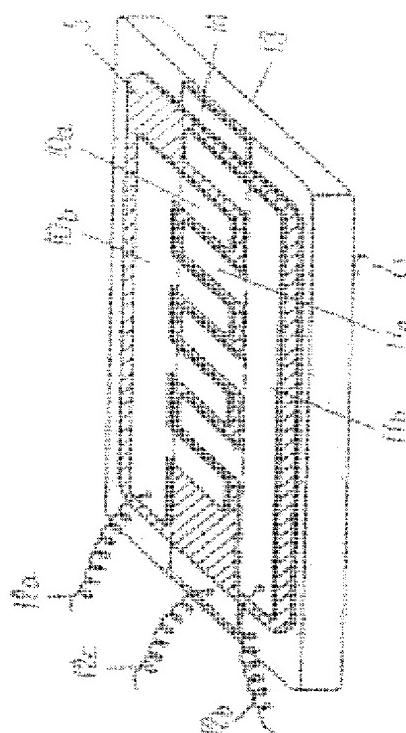
Data supplied from the **espacenet** database — Worldwide

OPTOELECTRIC CONVERSION ELEMENT

Patent number: JP59090966 (A)
Publication date: 1984-05-25
Inventor(s): OONO MASAHIRO; KITAGAWA MASATOSHI; ISHIHARA SHINICHIROU; HIRAO TAKASHI +
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD +
Classification:
- **international:** H01L31/10; H01L31/18; H01L31/10; H01L31/18; (IPC1-7): H01L31/10
- **european:** H01L31/18J
Application number: JP19820201482 19821116
Priority number(s): JP19820201482 19821116

Also published as:

JP62060820 (B)
 JP1454167 (C)



Abstract of JP 59090966 (A)

PURPOSE: To obtain the optoelectric transducer element, width thereof is widened because the wiring section of a comb-shaped electrode has no capacitance, resistance thereof can be lowered and which does not function as a photosensor and response thereof is fast, by setting up a band-shaped electrode opposed only to the projecting section of the comb-shaped electrode as an effective electrode to the opposite surface and holding an amorphous semiconductor thin-film.

CONSTITUTION: The band-shaped electrode 14 is set up on an insulating substrate 13 made of glass, ceramics, heat-resisting high molecules or the like. The band-shaped electrode 14 is formed by evaporating a metal or an ITO by using a metallic mask or integrally molding a metallic foil together with heat-resisting high molecules such as polyimide.; The P-I-N structure of amorphous silicon is represented as the amorphous semiconductor thin-film 5 coating the band-shaped electrode except a terminal section. The transparent comb-shaped electrodes 10, 11 are formed by evaporating the ITO and SnO₂ on the whole surface of the amorphous semiconductor thin-film 5 by using electron-beam evaporation or sputtering and forming patterns. Hydrochloric acid or phosphoric acid is used as an etching liquid, and it can etch only the transparent electrodes. Since only the projecting sections 10a, 11a of the transparent comb-shaped electrodes 10, 11 are opposed to the band-shaped electrode 14 and constitute the photosensor, the wiring sections 10b, 11b have no capacitance with the band-shaped electrode 14, wire width is widened, and resistance can be lowered.

⑯ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭59—90966

⑩ Int. Cl.^s
H 01 L 31/10

識別記号

府内整理番号
7021—5F

⑬ 公開 昭和59年(1984)5月25日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 光電変換素子

⑮ 特 願 昭57—201482

⑯ 出 願 昭57(1982)11月16日

⑰ 発明者 大野雅晴
門真市大字門真1006番地松下電器産業株式会社内
⑰ 発明者 北川雅俊
門真市大字門真1006番地松下電器産業株式会社内

⑰ 発明者 石原伸一郎

門真市大字門真1006番地松下電器産業株式会社内

⑰ 発明者 平尾孝

門真市大字門真1006番地松下電器産業株式会社内

⑰ 出願人 松下電器産業株式会社

門真市大字門真1006番地

⑰ 代理人 弁理士 中尾敏男 外1名

明細書

1、発明の名称

光電変換素子

2、特許請求の範囲

- (1) 絶縁性基板上に設けた非晶質半導体薄膜に接して一方の面に交互に突起部を持つ2つのくし型電極を形成し、もう一方の面に実質的に前記突起部のみに対向する帯状電極を形成し、少なくとも一方の電極は透明電極である光電変換素子。
- (2) 带状電極を透明電極とし2つのくし型電極を金属性電極とする特許請求の範囲第1項記載の光電変換素子。

3、発明の詳細な説明

産業上の利用分野

本発明は、エンコーダー等に用いてバルス光を電流または電圧バルスに変換する光電変換素子に関するものである。

従来例の構成とその問題点

第1圖が従来例の光電変換素子を用いたエンコ

ーダの構成図である。ランプ、発光ダイオード等の面状の光源1と、一定の間隔で開孔部2を連続させたしゃへい板3と、光電変換素子が約0.5～2mmの間隔で平行に配置されている。

光電変換素子は、ステンレス、アルミニウム等の金属基板4の研磨面にアモルファスシリコン等の非晶質半導体薄膜5を形成し、その上に突起部7a、8aなどを交互に対向させた透明くし型電極7、8を蒸着とフォトエッチングにより形成する。

透明くし型電極7、8の突起部のピッチはそれぞれ、しゃへい板3の開孔部のピッチと一致している。非晶質半導体薄膜5はP-N接合やP+IN接合あるいはショットキー接合の光起電力素子を電極と共に形成しており、光の入射部分に光起電力を発生させる。透明くし型電極7、8の材料はITO ($In_xSn_{1-x}O_2$) やネサ (SnO_2) 等の透明導電性材料である。リード線9a、9bは透明くし型電極の配線部7b、8bにそれぞれ接続され、リード線9cは金属基板4に接続されて共

通アースになっている。

しゃへい板3の開孔部2がたとえば透明くし型電極7の突起部7aの真上にある時光源1からの光は透明くし型電極7のすべての突起部に入射しその突起部の下の部分の非晶質半導体薄膜5に光起電力を発生しリード線9aと9cの間に電気信号が生ずる。この時、光の入射しない透明くし型電極8には光起電力が発生せずリード線9bと9cの間に電気信号は生じない。従ってしゃへい板3が図の横方向に移動すれば、リード線9a, 9c間とリード線9b, 9c間に交代に光起電力が発生し、この2つの信号を演算回路でひき算すれば連続した交流信号となる。

交流信号のパルス数はしゃへい板3の移動量に比例しエンコーダとしての機能を果す。

第1図に示す従来例は、配線部7b, 8bの線巾が0.2~1mmで膜厚が500~2000Åであり、実効的な電極となる突起部7a, 8aに比べ線巾が大きく容量が無視できない反面、配線用としては高抵抗である。従って時定数が大きく光電流を

極である突起部7a, 8aと同程度であり配線部の容量は無視できない程大きい。非晶質半導体薄膜5は光吸収が大きく膜厚は1μ以下が通常であり、これも容量を大きくする原因の一つである。

また、非晶質半導体薄膜の材料自身の光応答は十分はやく、アモルファスシリコンの場合で、 $1\mu\text{sec} \sim 10\mu\text{sec}$ であり光電変換素子の時定数の決定要因とはならない。

上記の配線部7b, 8bの高抵抗と大容量という2つの欠点に加えて、光源1からの光が配線部7b, 8bにもれるという第3の欠点がある。配線部7b, 8bの部分も光が入射すれば光起電力素子として動作し、リード線9a, 9c間あるいは9b, 9c間に直流バイアス信号が発生して交流信号のS/N比を低下させる。

発明の目的

本発明は従来例の3つの欠点をすべて解決し、応答の早い光電変換素子を提供するものである。

発明の構成

本発明は、実効的電極となるくし型電極の突起

外部回路に取り出す応答速度が遅くなる欠点を有する。すなわち、しゃへい板3の移動速度が大きくなるとリード線9a, 9c間およびリード線9b, 9c間に発生する信号のピークがくずれて検出できなくなる。ロータリーエンコーダとして用いる場合は、高速のスリット付きしゃへい円板の回転に信号が追跡せず光起電力の周波数特性が、50Hz以上の高い周波数で特に低下する。

配線部7b, 8bの高抵抗の理由は約1000Ωの透明電極材料のシート抵抗が70~200Ωと高いためである。

体積固有抵抗で表現すると $0.7 \times 10^{-3} \sim 2 \times 10^{-5} \Omega\text{cm}$ でありアルミニウムの体積固有抵抗 $2.75 \times 10^{-6} \Omega\text{cm}$ に比べ約3倍大きい。抵抗を下げるために膜厚を薄くすれば光の透過率が下がり突起部7a, 8aに発生する光電流が減少してしまう。

抵抗を下げるために巾を広くすれば巾に比例して金属基板との間の容量が大きくなり時定数は減少しない。配線部7b, 8bの面積は実効的電

部にのみ対向する帯状電極を反対の面に設けて非晶質半導体薄膜をはさみ、くし型電極の配線部が容量を持たず従って巾を広くして低抵抗化できると共に光起電力素子として機能しないようにするものである。

実施例の説明

第2図は本発明による代表的な実施例である。

ガラス、セラミック、耐熱高分子等の絶縁性基板13の上に帯状電極14を設ける。帯状電極14は金属性やITOをマスクを用いて蒸着したり金属箔をポリイミド等の耐熱高分子に一体成型したりして設けることができる。端子部以外の帯状電極を被覆する非晶質半導体薄膜5の代表例はアモルファスシリコンのPIN構造である。プラズマCVD装置によりシリコン(SiH₄)をグロー放電で分解し、150~300℃に加熱した基板上にアモルファスシリコンを堆積する。ジボラン(B₂H₆)、ホスフィン(PH₃)等のガスを0.2~2%混入させればそれぞれP型、N型の不純物層ができ、光起電力素子を構成するPIN

接合ができる。

帯状電極14がAu, Al, Cuなどの蒸着膜の場合基板の加熱により蒸着膜の原子が非晶質半導体薄膜6に拡散しやすいので、Cr, Ni, ニッケルクロム合金, ITO, SnO₂等を用いた方が良い。透明くし型電極10, 11は非晶質半導体薄膜6の上にITOやSnO₂を電子ビーム蒸着やスピッタリングを用いて全面蒸着しフォトエッチングによってパターンを形成する。

エッティング液は塩酸やリン酸を用いて透明電極のみをエッティングできる。透明くし型電極10, 11の突起部10a, 11aのみ帯状電極14と対向して光起電力素子を構成するから、配線部10b, 11bは帯状電極14との間に容量を持たず線巾を広くして抵抗を下げることができる。

従って突起部10a, 11aの面積を従来例の突起部7a, 8aの面積と同じにした場合、本発明による実施例は時定数を1/10に小さくでき光電変換素子の応答速度を3~4倍向上することができる。光が配線部10a, 11bにもれても

配線部31b, 32bも円周に沿って長くなり本発明の効果が一層顕著である。第2図および第3図の実施例を変形させ、くし型電極を金属電極とし帯状電極を透明電極とすることも可能である。

この場合絶縁性基板はガラス等の薄く透明なものにし基板側から光を入れることになる。光起電力素子としゃへい板の間が基板の厚みだけ広くなるが、本実施例の場合配線部への光の拡散によるS/Nの低下は生じない。

第4図は光電変換素子自体が差動回路を構成し2つのくし型電極からの信号をひき算する演算回路を必要としないものである。絶縁性基板13の上に2つに分割された帯状電極17, 18を設けそれぞれに対向する突起部15a, 16aをもつくし型電極15, 16が非晶質半導体薄膜6をはさんでいる。また、帯状電極17, 18の端部にそれぞれくし型電極16, 15の端部が接触し、それぞれリード線19, 20に接続されている。

くし型電極15と帯状電極17で構成する第1の光起電力素子とくし型電極16と帯状電極18

光起電力は発生せずS/Nも向上する。

第3図の実施例は光電変換素子をそのまま円板状の絶縁基板27の外周部に形成したものでありロータリーエンコーダに用いることができる。

しゃへい板の回転軸を通す孔36を持つ絶縁性基板27の上に帯状電極28を円周上に設け端子部29がかくれないよう非晶質半導体薄膜30をその上に形成する。その上に更に突起部31a, 32aと配線部31b, 32bを持つ2つの透明くし型電極31, 32を円周上に設け、突起部31a, 32aが帯状電極28と対向するようにする。帯状電極28に接続したリード線33を共通アースとして、2つの透明くし型電極にそれぞれ接続したリード線34, 35に交互に光電流が発生する。第3図では省略しているが透明くし型電極は円周上に沿って連続して設けられている。

実際には30mmの基板で突起部31a, 32aの数はあわせて400~800ぐらいもうけるため突起部31a, 32aの線巾は150μ以下となる。

で構成する第2の光起電力素子は極性を逆にして結合した形になっており、それぞれ光が交代に入射するとリード線19, 20間には交流信号が発生する。

くし型電極と帯状電極のうち光の入射側になる方は少なくとも透明電極にする。2つのくし型電極を絶縁性基板上に設け2つの帯状電極を非晶質半導体薄膜6の上に設ける構成も本質的に同じであり、絶縁基板側から光を入れる場合は当然ガラス等の透明絶縁材料を用いる必要がある。

第5図は透明帯状電極と金属くし型電極を用いた実施例である。金属基板21の上にセラミックSnO₂やポリイミド、フッ素樹脂等の非晶質半導体薄膜6より十分厚い絶縁膜22を設け、この上にフォトエッチングによって金属くし型電極23, 24を形成する。その上に非晶質半導体薄膜6を形成し、その上にメタルマスクを用いて透明帯状電極25を蒸着する。前述のようにSnO₂, ITOなどの透明導電材料は金属に比べ体積固有抵抗が約3桁も大きい。そこで線巾の狭く抵抗の

大きくなるくし型電極に金剛を用い抵抗があまり問題にならない帯状電極に透明導電材料を用いたのが第5図の実施例である。第3図のようなロータリーエンコーダ用などのパターンでは第5図に示す実施例の構成にすれば更に直列抵抗が 1Ω ～ 1Ω に減少し応答速度は従来例に比べ、6～20倍向上させることができる。

発明の効果

以上のように、本発明によれば光電変換素子の容量と抵抗が共に小さくなり、その時定数で決まる応答速度を従来例の6～20倍まで向上することが可能である。また、光の拡散やもれによるS/Nの低下を防ぐ効果もあり、エンコーダ用光電変換素子としてすぐれた特性を実現する。

4、図面の簡単な説明

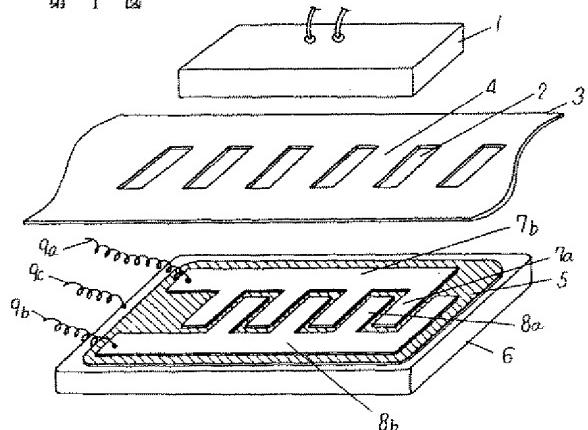
第1図は従来例の光電変換素子を用いるエンコーダの構成図、第2図は本発明の一実施例の光電変換素子の構成図、第3図は本発明の異なる実施例のロータリーエンコーダ用光電変換素子の構成図、第4図は本発明の異なる実施例の差動構成の

光電変換素子、第5図は本発明の異なる実施例の金属くし型電極と透明帯状電極を用いる光電変換素子の構成図である。

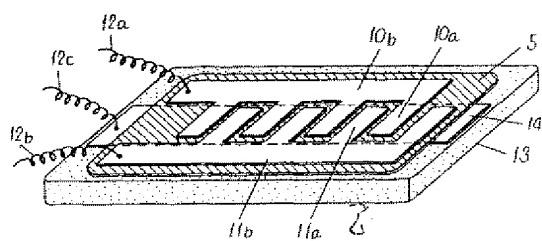
6……非晶質半導体薄膜、10，11……透明くし型電極、10a，11b……突起部、10b，11b……配線部、12a～12c……リード線、13……絶縁基板、14……帯状電極。

代理人の氏名 弁理士 中尾敏男ほか1名

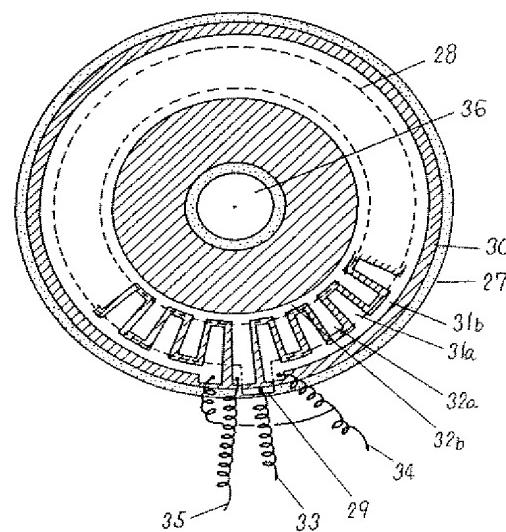
第1図



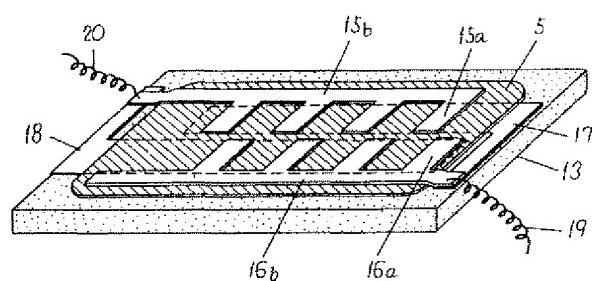
第2図



第 3 図



第 4 図



第 5 図

